

# MN2364

65,536 ビット NMOS マスクプログラマブル ROM  
65,536-Bit NMOS Mask Programmable ROM

## 概要

MN2364 は、8,192 × 8 ビット構成の N チャネル MOS マスクプログラマブル ROM です。

このメモリは、5V 単一電源で動作可能であり、入出力は TTL コンパチブル、かつ、出力は 3 ステート動作なので、バスラインとの接続が容易です。また、CS1, CS2,  $\overline{OE}$ ,  $\overline{CE}$  端子により、メモリの拡張が可能です。

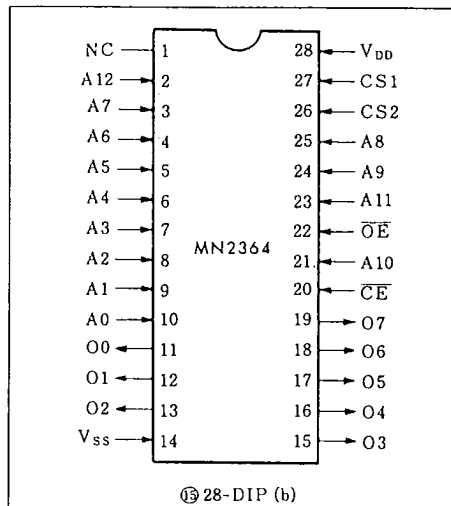
## Description

The MN2364 is a 8,192-word × 8-bit NMOS mask programmable ROM. The device inputs and outputs are TTL compatible and the device operates from a single +5V supply.

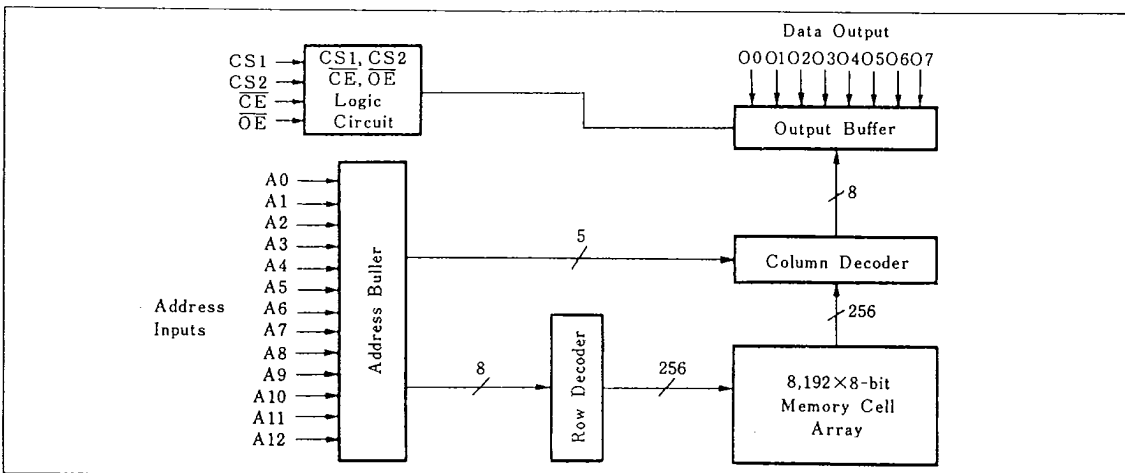
## 特徴

- 非同期式完全スタティック動作
- アクセス時間：最大 250ns
- 単一 5V 電源動作
- 入出力 TTL コンパチブル
- 3 ステート出力
- CS1, CS2,  $\overline{CE}$ ,  $\overline{OE}$  端子付
- 28ピン・プラスチック DIL パッケージ

## 端子配置図/Pin Assignment



## ブロック図/Block Diagram



メモリ

T-46-13-13

■ 絶対最大定格/Absolute Maximum Ratings

Item	Symbol	Rating	Unit	Note
電源電圧	V <sub>DD</sub>	-0.6~+7.0	V	V <sub>SS</sub> =0V
入力電圧	V <sub>I</sub>	-0.6~+7.0	V	V <sub>SS</sub> =0V
出力電圧	V <sub>O</sub>	-0.6~+7.0	V	V <sub>SS</sub> =0V
許容損失	P <sub>D</sub>	1000	mW	T <sub>a</sub> =25°C
動作周囲温度	T <sub>opr</sub>	0~+70	°C	
保存温度	T <sub>stg</sub>	-55~+125	°C	

■ 動作条件/Operating Condition (V<sub>SS</sub>=0V, T<sub>a</sub>=0~+70°C)

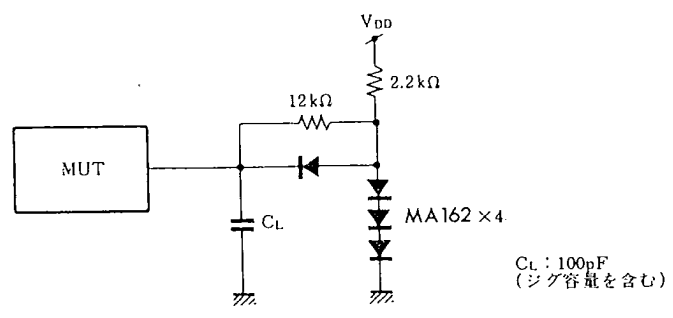
Item	Symbol	Condition	min.	typ.	max.	Unit
電源電圧	V <sub>DD</sub>		4.5	5.0	5.5	V

■ DC 特性/DC Electrical Characteristics (V<sub>DD</sub>=5V±0.5V, T<sub>a</sub>=0~+70°C)

Item	Symbol	Condition	min.	typ.	max.	Unit
入力電圧ハイレベル	V <sub>IH</sub>		2.0		V <sub>DD</sub> +1	V
入力電圧ローレベル	V <sub>IL</sub>		-0.5		0.8	V
出力電圧ハイレベル	V <sub>OIH</sub>	I <sub>OIH</sub> =-2.0mA	2.4			V
出力電圧ローレベル	V <sub>OL</sub>	I <sub>OL</sub> =4.2mA			0.4	V
電源電流	I <sub>DD</sub>			70	100	mA
入力リーク電流	I <sub>LI</sub>	V <sub>IS</sub> =0~V <sub>DD</sub>			±10	μA
出力リーク電流	I <sub>LO</sub>	CS <sub>1</sub> またはCS <sub>2</sub> =V <sub>IL</sub> , CEまたはOE=V <sub>IH</sub> V <sub>O</sub> =0~V <sub>DD</sub>			±10	μA

■ AC 特性/AC Electrical Characteristics (V<sub>DD</sub>=5V±0.5V, T<sub>a</sub>=0~+70°C)

Item	Symbol	Condition	min.	typ.	max.	Unit
アクセス時間	t <sub>ACC</sub>				250	ns
出力オン時間	t <sub>CS1</sub>	負荷容量: 1 TTL ゲート + C <sub>L</sub> (100pF) ジグ容量を含む 入力パルスレベル: 0.45~2.4V			250	ns
	t <sub>CS2</sub>				250	ns
	t <sub>OE</sub>				100	ns
	t <sub>CE</sub>				250	ns
出力オフ時間	t <sub>CS1HZ</sub>	t <sub>r</sub> , t <sub>f</sub> (10% to 90%): 10ns タイミング測定電圧 入力パルス: V <sub>IH</sub> =2.0V, V <sub>IL</sub> =0.8V 出力パルス: V <sub>OIH</sub> =2.0V, V <sub>OL</sub> =0.8V	0		85	ns
	t <sub>CS2HZ</sub>		0		85	ns
	t <sub>OEHZ</sub>		0		85	ns
	t <sub>CEHZ</sub>		0		85	ns
出力保持時間	t <sub>OH</sub>		0			ns



メモリ

MN2364

T-46-13-13

■ 端子説明/Pin Names

Pin No.	Symbol	端子名	説明	Pin No.	Symbol	端子名	説明
1	NC	ノンコンタクト端子	チップには接続されていない	18	O6	データ出力	O6 データ出力
2	A12	アドレス入力	A12 アドレス入力	19	O7	データ出力	O7 データ出力
3	A7	アドレス入力	A7 アドレス入力	20	CE	チップイネーブル入力	下記の機能表は、CS1, CS2, CE, OE 端子の機能を表わす。CS1=H, CS2=H, CE=L, OE=L の場合にデータの読出しが可能となり、それ以外の組合せに対しては、出力は3ステートのOFF状態に保持される。
4	A6	アドレス入力	A6 アドレス入力				
5	A5	アドレス入力	A5 アドレス入力				
6	A4	アドレス入力	A4 アドレス入力				
7	A3	アドレス入力	A3 アドレス入力				
8	A2	アドレス入力	A2 アドレス入力				
9	A1	アドレス入力	A1 アドレス入力				
10	A0	アドレス入力	A0 アドレス入力				
11	O0	データ出力	O0 データ出力	21	A10	アドレス入力	A10 アドレス入力
12	O1	データ出力	O1 データ出力	22	OE	アウトプットイネーブル入力	チップイネーブル入力の説明参照
13	O2	データ出力	O2 データ出力	23	A11	アドレス入力	A11 アドレス入力
14	Vss	Vss 電源	通常は0Vもしくはアースに接続する。	24	A9	アドレス入力	A9 アドレス入力
15	O3	データ出力	O3 データ出力	25	A8	アドレス入力	A8 アドレス入力
16	O4	データ出力	O4 データ出力	26	CS2	チップセレクト入力	チップイネーブル入力の説明参照
17	O5	データ出力	O5 データ出力	27	CS1	チップセレクト入力	チップイネーブル入力の説明参照
				28	VDD	VDD 電源	通常は+5V電源に接続する

■ 機能表/Control Terminal Function

CS1	CS2	OE	CE	O0-O7
H	H	L	L	Valid Data
X	X	H	X	High Z
X	X	X	H	High Z
X	L	X	X	High Z
L	X	X	X	High Z

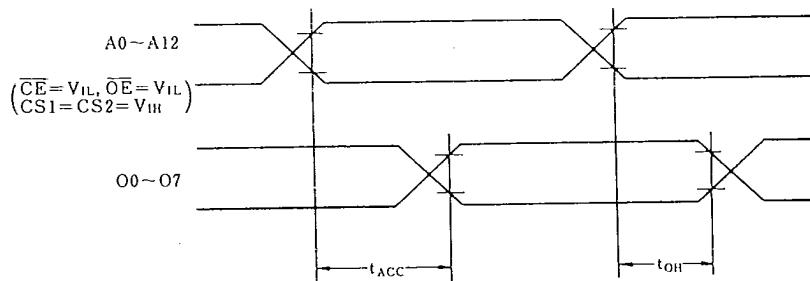
Note) X : Don't care

■ 端子容量/Terminal Capacitance

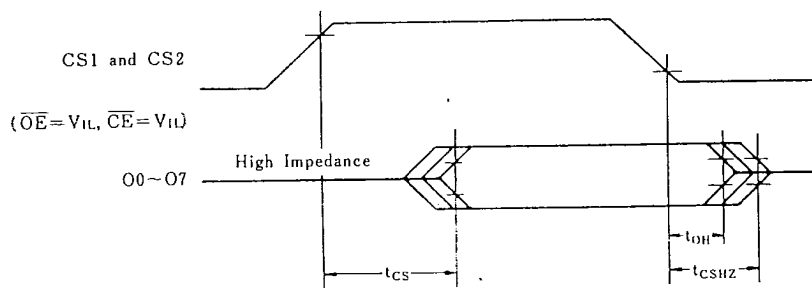
Item	Symbol	Condition	min.	typ.	max.	Unit
入力容量	C <sub>IN</sub>	V <sub>IN</sub> =0V, f=1.0MHz, T <sub>a</sub> =25°C		5	10	pF
出力容量	C <sub>OUT</sub>			8	15	pF

■ タイミング図/Timing Diagrams

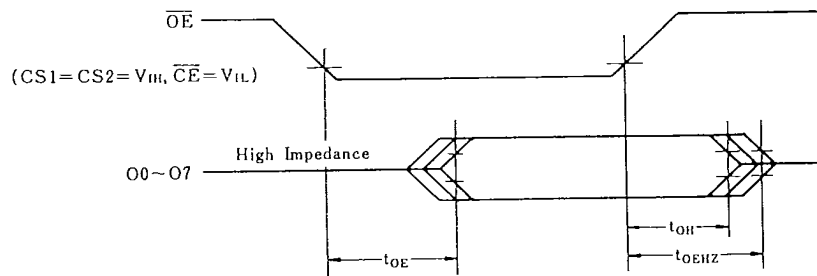
- アクセス時間, 出力保持時間(Chip Selected)/Access, Outputs Hold Timing  
アドレスコントロール時/Address Controlled



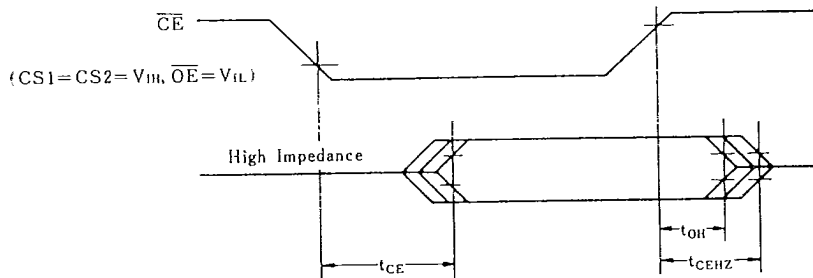
- 出力オン時間, 出力オフ時間(Address Established)/CS, OE, CE ON·OFF Timing  
1) チップセレクトコントロール時/Chip Select Controlled



- 2) アウトプットイネーブルコントロール時/Output Enable Controlled



- 3) チップイネーブルコントロール時/Chip Enable Controlled



メモリ

T-46-13-13

MN2364

